

CAPET



CONCOURS EXTERNE

Section : GENIE ELECTRIQUE
Options : Electronique et Automatique
Informatique et Télématicque

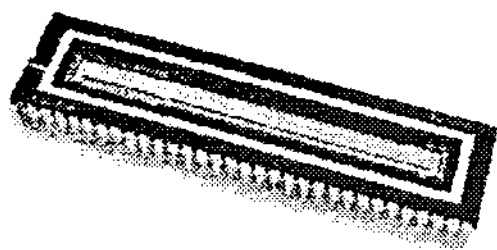
SCIENCES ET TECHNIQUES
INDUSTRIELLES

Durée : 6 heures

CORRIGE

Laminage à froid : Objet technique : détection de trous

1. Etude de la fonction FP2 : acquisition vidéo



La caméra est du type **CL-C6-2048 S** de fabrication **DALSA**, elle est équipée d'un objectif **NIKON** (ouverture maximale 1,4).

Pour le capteur CCD (ci-contre), chaque pixel a une largeur de $13 \mu\text{m}$ et une hauteur de $500 \mu\text{m}$ (ils sont placés cote à cote).

La fréquence d'horloge maximale est de 15 MHz. Cette fréquence ne peut être obtenue que si le temps d'exposition est suffisant ; c'est à dire que si la source lumineuse est elle-même assez puissante.

On se propose dans cette partie de vérifier l'adéquation de la mise en œuvre de la caméra choisie avec les contraintes de mesure et de déterminer la fréquence d'horloge nécessaire.

En utilisant les documents disponibles, on se propose également de comprendre comment on peut obtenir le signal vidéo nécessaire à la mesure. Le but de cette partie est de préparer l'étude de la fonction FP1. La caméra utilisée n'est pas équipée de circuits optionnels aussi ne traitera-t-on pas de ce qui les concerne dans la suite de l'étude.

Q11 : Précision de la mesure.

Montrer, en utilisant les documents disponibles, que le choix de la caméra est compatible avec la précision demandée pour la mesure. On supposera que la caméra couvre un champ de mesure de 2m au niveau de la tôle examinée.

Réponse : La caméra dispose d'une résolution de 2048 pixels, étant donné que le champ observer est de 2 m, on peut en conclure que le détail minimum observé est de $2000/2048$ qui est inférieur au mm exigé.

Q12 : Positionnement de la caméra.

La caméra est fixée sur une potence, elle surplombe la tôle inspectée. On demande d'établir à quelle hauteur H doit être placée la caméra.

Réponse : Le réseau CCD de la caméra a une largeur totale de 26.62 mm, la focale de l'objectif est de 35 mm, le champ de mesure transversal est de 2m au niveau de la tôle. La hauteur H est de $26,62 / 35 = 2000 / H$ soit $H = 2629$ mm.

Q13 : Alimentation de la caméra.

Répertorier les signaux d'alimentation de la caméra et pour chacun d'eux indiquer les paramètres qui le caractérisent ainsi que son rôle.

Réponse : Pour chaque alimentation, on dispose d'une masse spécifique. On trouve les sources suivantes sur la caméra de base (sans options) :

+5V pour les circuits logiques (600 mA)

+15V pour les circuits analogiques (200 mA)

- 15V pour les circuits analogiques (10 mA)

Q14 : Signaux de commande de la caméra.

Répertorier les signaux de commande de la caméra et pour chacun d'eux indiquer les paramètres qui le caractérisent ainsi que son rôle.

Réponse : Les signaux de commande sont des signaux différentiels à la norme RS422. On trouve les signaux de commande suivants sur la caméra de base (sans options) :

$\overline{MCLK}/MCLK$: L'horloge principale qui rythme le fonctionnement de l'ensemble.

$\overline{EXSYNC}/EXSYNC$: Contrôle le transfert en mode parallèle entre les éléments du capteur et le registre à décalage interne.

$\overline{PRIN}/PRIN$: Au niveau haut cette entrée autorise la prise en compte de l'information lumineuse (exposition). Le réglage de la durée à l'état haut permet de contrôler la durée d'exposition.

Q15 : Signaux de sortie de la caméra.

Répertorier les signaux de sortie de la caméra et pour chacun d'eux indiquer les paramètres qui le caractérisent ainsi que son rôle.

Réponse : On trouve les signaux de commande suivants sur la caméra de base (sans options) :

$\overline{CCLK}/CCLK$: C'est une copie de l'horloge principale qui permet de prendre en compte les temps de retard interne des circuits de la caméra. Ce signal est différentiel à la norme RS422.

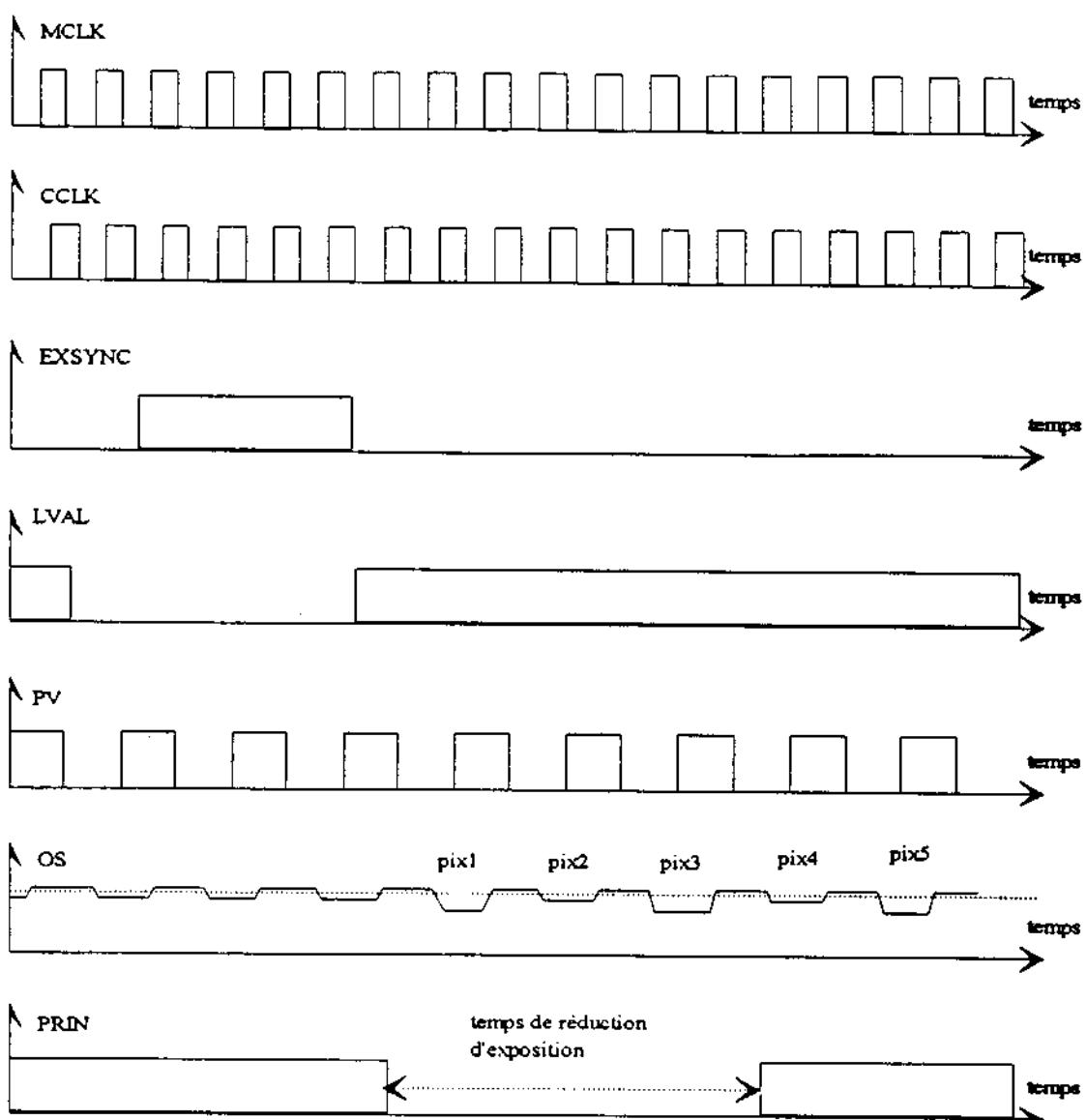
\overline{PV}/PV : Indique la validité de la sortie vidéo pour chacun des pixels. Actif au front montant, ce signal permet de commander un échantillonnage externe. Ce signal est différentiel à la norme RS422.

$\overline{LVAL}/LVAL$: Actif à l'état bas, ce signal indique la disponibilité d'une nouvelle ligne numérisée. Ce signal est différentiel à la norme RS422.

OS : Le signal vidéo analogique composé d'une composante continue de 8 à 9 V et d'une composante variable d'amplitude 1 à 1,5 V. L'étage de sortie est adapté par une impédance de 75 ohms.

Q16 : Chronogrammes.

On demande de compléter le chronogramme suivant qui montre les signaux répertoriés précédemment en se limitant aux documents de la caméra .



Q17 : Choix de la fréquence de l'horloge.

La caméra est fixée sur une potence à la hauteur H de la tôle inspectée. On demande d'établir la fréquence d'horloge nécessaire afin d'assurer une inspection correcte. On supposera que la mesure est correcte si la hauteur éclairée par le défaut pour un pixel est du tiers de sa valeur maxi.

Réponse : Le réseau CCD de la caméra a une hauteur de $500\mu\text{m}$ (on doit éclairer $500/3\mu\text{m}$), la focale de l'objectif est de 35 mm , la hauteur H est de 2629 mm , on en déduit que le champ de mesure longitudinal L est de :

$$500 \cdot 10^{-6} / 3 \times 35 = L / 2629 \text{ soit } L = 12,52 \text{ mm.}$$

Soit F la fréquence de l'horloge, la fréquence de balayage des lignes est $(F/2048) \times 2$ car il faut 2 périodes de l'horloge pour observer un pixel.

La vitesse maximale est de 200 m/mn soit 3333 mm/s

On en déduit la fréquence de balayage de $3333/12,52 = 266\text{ Hz}$

La fréquence d'horloge minimale sera donc de $1,059\text{ MHz}$

2. Etude de la fonction FP1 : la fonction horloge caméra

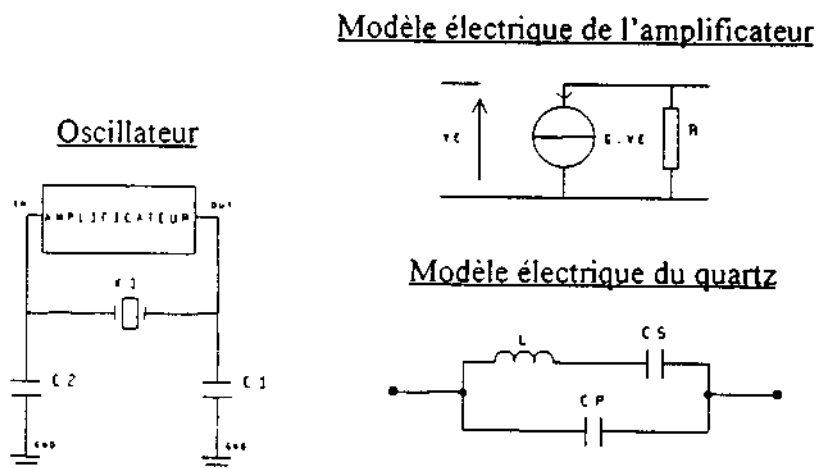
L'unité de traitement FP1 est constituée d'un PC Pentium industriel équipé des cartes additionnelles suivantes :

- Une carte réseau Ethernet pour la liaison au réseau local
- Une carte de traitement de signal vidéo (C1124) équipée d'une interface TOR pour report d'alarme.
- Une carte horloge caméra (C1093).

On se propose, dans cette partie de compléter l'étude de la mise en œuvre de la caméra en analysant la carte horloge (C1093). Le schéma proposé montre que cette carte (universelle) est prévue pour piloter 4 caméras. En ce qui nous concerne, nous n'utilisons qu'une caméra aussi limiterons-nous notre étude aux signaux prévus pour la caméra 1.

Q21 : Oscillateur à quartz.

Le signal d'horloge de la caméra est obtenu à l'aide d'un oscillateur à quartz intégré. On se propose de valider le choix de ce type d'oscillateur en étudiant le schéma donné ci-dessous.



Les questions suivantes porteront sur l'étude en petits signaux de l'oscillateur.

Q21.1 A partir des modèles électriques équivalents donnés ci-dessus, dessiner le schéma équivalent en petits signaux de l'oscillateur puis comparez le avec le schéma de la figure 1 ci-dessous pour identifier Z1, Z2 et Z3 .

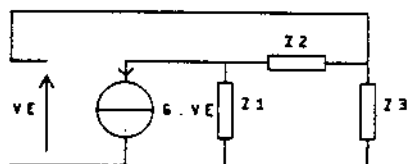


Figure 1

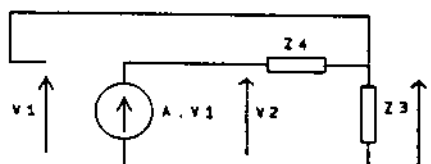


Figure 2

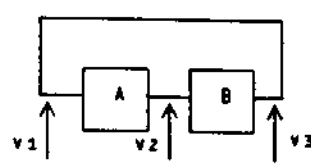


Figure 3

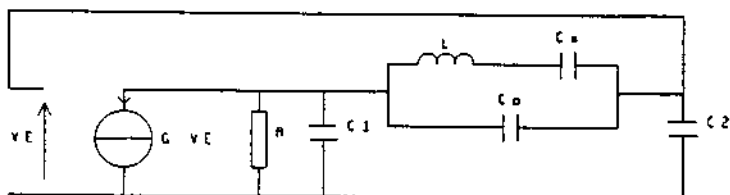
Réponse :

$$Z1 = \frac{R}{1 + j.R.C1.\omega}; Z2 = \frac{1 - \omega^2.L.Cs}{j.\omega.(Cs + Cp - \omega^2.L.Cs.Cp)}; Z3 = \frac{1}{j.C2.\omega}$$

Q21.2 Mettez le schéma sous la forme de celui présenté en figure 2 ci-dessus et identifiez A et Z4.

Réponse : $Z4 = Z1 + Z2$; $A = -G.Z1$

Q21.3 Quelle est l'expression littérale de B du schéma de la figure 3 ci-dessus ?



Réponse : $B = \frac{Z3}{Z1 + Z2 + Z3}$

Q21.4 A quel critère doit répondre le produit A.B, pour obtenir des oscillations entretenues ?

Réponse : On obtient un oscillateur lorsque le produit $A.B = 1$ (critère de Barkhausen).

Q21.5 Déterminez l'expression de la pulsation d'oscillation ω_{osc} sachant que la transconductance G est purement réelle.

Mettre l'expression sous la forme $\omega_{osc} = \frac{1}{\sqrt{L.C'}}$ en précisant l'expression de C'.

Réponse : $A.B = \frac{-G.R}{1 + \frac{C2.(1 - \omega^2.L.Cs)}{Cs + Cp - \omega^2.L.Cs.Cp} + j.\omega \left[R.(C1 + C2) + \frac{R.C1.C2(1 - \omega^2.L.Cs)}{Cs + Cp - \omega^2.L.Cs.Cp} \right]} = 1$

Comme la partie Imaginaire doit être nulle on obtient :

$$\omega_{osc} = \frac{1}{\sqrt{L \cdot \frac{Cs.(C1.C2 + Cp.(C1 + C2))}{(C1 + C2).(Cs + Cp) + C1.C2}}} = \frac{1}{\sqrt{L.C'}}$$

Q21.6 Dessinez puis déterminez l'expression littérale du condensateur C'' qui correspond au condensateur équivalent vue aux bornes de L.

Réponse : $C'' = ((C1 \text{ série } C2) // Cp) \text{ série } Cs$ et on obtient $C'' = \frac{Cs.(C1.C2 + Cp.(C1 + C2))}{(C1 + C2).(Cs + Cp) + C1.C2}$

Q21.7 Comparez les expressions de C' et C''.

Réponse : Les 2 expressions sont identiques.

Q21.8 Application numérique :

Le quartz a les caractéristiques suivantes : $C_s = 11 \cdot 10^{-15} \text{ F}$, $C_p = 2,8 \cdot 10^{-12} \text{ F}$ et

$$F_r = \frac{1}{2 \cdot \pi \sqrt{L \cdot C_s}} = 4 \text{ Mhz}$$

Le constructeur préconise généralement la plage de valeurs suivante pour le choix de C_1 et C_2 :

$$22 \text{ pF} \leq (C_1 = C_2 = C) \leq 33 \text{ pF}$$

- Déterminez les 2 fréquences F_{osc} ainsi que les 2 capacités C' qui correspondent aux valeurs extrêmes de C .
- Quelles est la variation de fréquences en % entre ces 2 fréquences ?
- Conclusion ?

Réponse : comme $C_1 = C_2 = C$ donc $C' = \frac{C_s \cdot (C + 2 \cdot C_p)}{2 \cdot (C_s + C_p) + C}$

$$C_1 = C_2 = 22 \text{ pF} \rightarrow F_{osc1} = 4001593,9 \text{ Hz et } C' = 10,99124 \text{ fF} \cong C_s$$

$$C_1 = C_2 = 33 \text{ pF} \rightarrow F_{osc2} = 4001139,7 \text{ Hz et } C' = 10,99374 \text{ fF} \cong C_s$$

$$\Delta F / F = 0,011 \%$$

Conclusion : La capacité de résonance équivalente est l'association en série de C_s (très faible qq fF) et une capacité de valeur beaucoup plus forte (qq pF), ce qui tend vers une valeur très légèrement inférieure à celle de C_s . Ce qui a pour effet de donner une fréquence d'oscillation toujours très proche de F_r .

Q21.9 Quelle est la condition d'amplification ?

Pour simplifier les calculs on pose : $C_1 = C_2 = C$.

Réponse : On remplace ω par l'expression de ω_{osc} dans l'expression de $A \cdot B = 1$ et on obtient l'expression de G en fonction des éléments passifs du montage.

$$G = \frac{1}{R} \text{ se qui signifie que pour démarrer, la transconductance } G \text{ doit être supérieure à } R$$

Q22 : Elaboration du signal d'horloge principal $\overline{MCLK} / MCLK$

Indiquer quels sont les composants intervenant dans l'élaboration du signal d'horloge $\overline{MCLK} / MCLK$. On précisera le rôle de chacun des circuits et la nature du signal disponible en sortie.

Réponse : L'oscillateur à quartz produit un signal compatible TTL à 4 MHz.

La porte logique & permet d'autoriser ou non le passage du signal à 4 MHz et cela selon l'état du signal STARTACQ (et des straps CV1). Le circuit AM26LS31 réalise la transformation du signal TTL en un signal différentiel à la norme RS422. En sortie, on dispose, s'il est validé par STARTACQ, d'un signal différentiel à la norme RS422 à la fréquence de 4 MHz.

Q23 : Elaboration du signal $\overline{PVSYN} / PVSYN$

Préciser les caractéristiques du signal $\overline{PVSYN} / PVSYN$

Réponse : Le signal $PVSYNC/PVSYNC$ est un signal différentiel à la norme RS422 de fréquence 2 MHz obtenu par division du signal de l'oscillateur quand celui-ci est validé par le signal $STARTACQ$.

Q24 : Elaboration du signal $EXSYNC/\overline{EXSYNC}$.

Indiquer quels sont les composants intervenant dans l'élaboration du signal $EXSYNC/\overline{EXSYNC}$. Quel est le rôle de ce signal dans l'utilisation de la caméra ?

Réponse : Le signal $EXSYNC/\overline{EXSYNC}$ est un signal différentiel à la norme RS422. L'oscillateur à quartz produit un signal compatible TTL à 4 MHz.

La porte logique & permet d'autoriser ou non le passage du signal à 4 MHz et cela selon l'état du signal $STARTACQ$ (et des straps CVI).

La bascule permet de produire à l'entrée du compteur un signal de fréquence 2 MHz.

Le compteur va compter le nombre d'impulsions du signal à 2 MHz. Au bout d'un nombre N fixé par les straps CV2, la sortie 6 de Z7 va passer à "1". La sortie 8 de Z1 passe immédiatement à "1" et la sortie devient active.

La mise à 1 de la sortie 8 de Z1 va remettre à "0", le compteur et un nouveau cycle démarre. Le circuit R1 C1 permet d'assurer à la sortie un état actif de durée suffisante.

Le circuit AM26LS31 réalise la transformation du signal TTL en un signal différentiel à la norme RS422. En sortie $EXSYNC/\overline{EXSYNC}$, on dispose, s'il est validé par $STARTACQ$, d'un signal différentiel à la norme RS422 activé périodiquement.

Ce signal permet de régler la périodicité des mesures effectuées par la caméra.

Q25 : Réglage du signal $EXSYNC/\overline{EXSYNC}$.

On demande de proposer les réglages nécessaires pour que la période du signal de sortie soit de 1920 Hz.

Réponse : Calcul de la période du signal de sortie :

Appelons CV2-1 le strap correspondant à la sortie Q1 et CV2-12 celui correspondant à Q12. Les portes & réalise en fait un & à 12 entrées. En l'absence du strap CV2-i, une résistance de tirage à "1" valide l'entrée du &.

Pour que la sortie devienne active, il faut que le compteur compte N impulsions d'entrée de période $T = (1/4 \cdot 10^6) \times 2 = 0,5 \mu s$ avec :

$$N = (CV_{2,1} + 2 \cdot CV_{2,2} + 4 \cdot CV_{2,3} + \dots + 2048 \cdot CV_{2,12})$$

Pour avoir une fréquence de 1920 Hz donc une période de 521 μs avec $T = 0,5 \mu s$

On doit avoir $N = 1042$, on placera le strap CV2-11 (1024), le strap CV2-5 (16) et le strap CV2-2

Q26 : Elaboration du signal $PRIN/\overline{PRIN}$.

Indiquer comment les composants et les signaux concernés conduisent à l'élaboration du signal $PRIN/\overline{PRIN}$. Quel est le rôle de ce signal dans l'utilisation de la caméra ?

Réponse : Le signal $PRIN/\overline{PRIN}$ est un signal différentiel à la norme RS422. Ce signal permet de régler à une durée D le temps d'exposition de la caméra.

Initialisation :

Lorsque le signal LVAL, issu de la caméra et qui indique qu'une nouvelle ligne est prête à être lue, passe à "1", la sortie de Z13 passe à "1" (les straps CV3 permettent de choisir le nombre de caméra à prendre en compte).

La sortie 6 du monostable constitué des portes Z15 va générer une impulsion à "1" ce qui effectue un reset du compteur Z14.

La sortie 8 de Z16 va activer le signal PRIN/ $\overline{\text{PRIN}}$. Le strap CV8 permet de valider PRIN/ $\overline{\text{PRIN}}$ en permanence.

Durée du monostable : (V_{ih} du 74LS132 à 1,6 V)

$T = R6 \cdot C2 \cdot \ln(V_{cc}/(V_{cc} - V_{ih}))$ ce qui donne $T = 0.386 \cdot R6 \cdot C2 = 2,72 \mu s$ (5.44 période PVSYNCR)

Durée du signal

Après une reset du compteur, celui-ci va compter à la fréquence de 2 MHz jusqu'à la valeur fixée par la position des straps CV7.

Pendant la durée du comptage la sortie reste active en permanence. Dès que la valeur présélectionnée est atteinte le comptage est bloqué et la sortie PRIN/ $\overline{\text{PRIN}}$ devient inactive.

La durée du comptage fixe la réduction de la durée d'exposition de la caméra.

Q27 : Réglage du signal.

On demande de déterminer la plage de réglage disponible pour la durée du signal de sortie PRIN/ $\overline{\text{PRIN}}$

Réponse : Calcul de la période du signal de sortie :

Appelons CV7-5 le strap correspondant à la sortie Q5 de Z14 et CV7-12 celui correspondant à Q12. En l'absence du strap CV7-i, une résistance de tirage à "1" valide l'entrée du &.

Pour que la sortie devienne active, il faut que le compteur compte N impulsions d'entrée de période $T = (1/4 \cdot 10^6) \times 2 = 0,5 \mu s$ avec :

$$N = (16 \cdot CV_{7,5} + \dots + 2048 \cdot CV_{7,12})$$

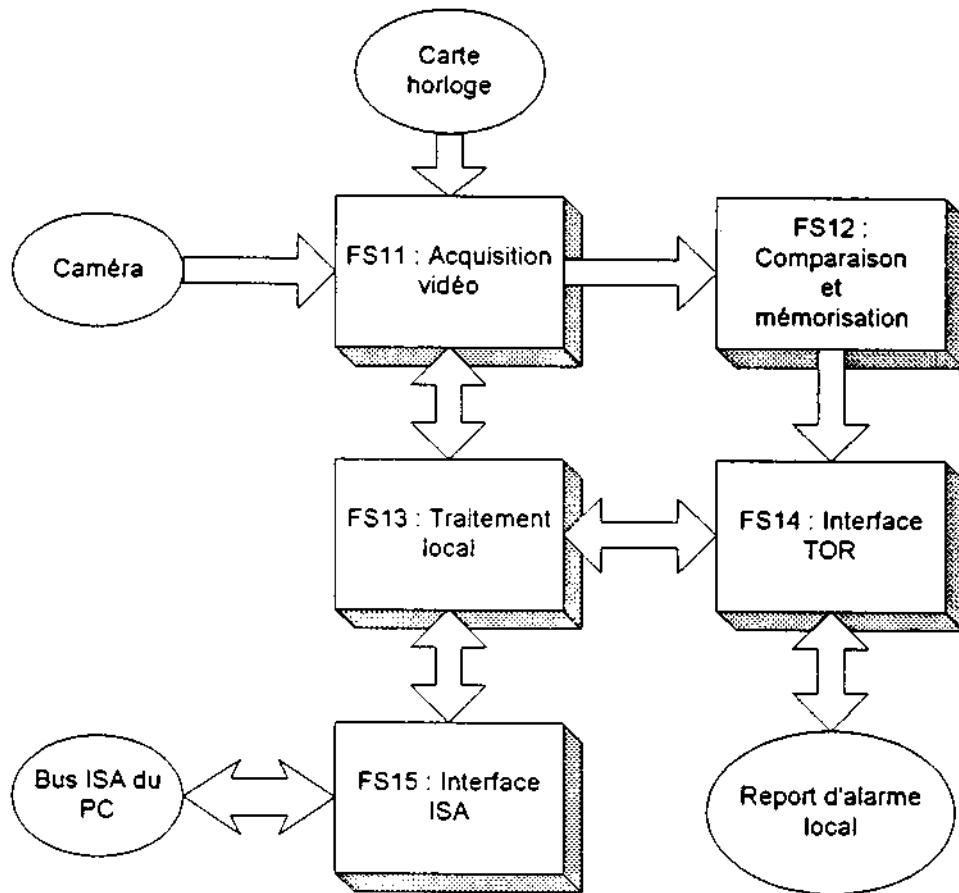
3. Etude de la fonction FP1 : la fonction traitement de signal vidéo

L'unité de traitement FP1 est constituée d'un PC Pentium industriel équipé des cartes additionnelles suivantes :

- Une carte réseau Ethernet pour la liaison au réseau local
- Une carte de traitement de signal vidéo (C1124) équipée d'une interface TOR pour report d'alarme.
- Une carte horloge caméra (C1093).

On se propose, dans cette partie de faire l'étude du traitement du signal vidéo issu de la caméra en analysant la carte traitement (C1124). Cette carte est insérée dans un PC industriel. Elle est au format AT. Le schéma est scindé en 4 feuilles (folio 2 à 5).

On donne le schéma fonctionnel de la carte de traitement vidéo :



Etude de la fonction FS11 d'acquisition vidéo (schéma C1124 folio 2)

On se propose dans cette partie d'analyser comment le signal vidéo issu de la caméra est converti en vue de son utilisation par l'unité de traitement FS13 et la fonction comparaison FS12

On rappelle un résumé des caractéristiques électriques de la caméra :

- Vidéo DC Offset +/- 20mV max
- Vidéo Output Impedance 75 Ω

- Saturation Output Level -2V
- Ces mesures ont été effectuées avec la sortie vidéo non chargée.

Q31 Etude de la liaison entre la caméra et la carte de traitement vidéo

Q31.1 Quel est le niveau de tension de sortie correspondant au noir ?

Réponse : Environ 0V

Q31.2 Quel est le niveau de tension de sortie correspondant au blanc (juste saturation d'un élément photosensible de la caméra) ?

Réponse : Environ -2V

Q31.3 Le signal vidéo est disponible sur un connecteur BNC sur la face arrière de la caméra :

Q31.3.1 Quel type de câble permet de ce relier à ce type de connecteur ?

Réponse : Un câble coaxial

Q31.3.2 Quels sont les problèmes qu'apportent la liaison par câble pour la transmission de signaux de fréquence élevée ?

Réponse : Problèmes de réflexions qui entraînent des ondes stationnaires

Problèmes d'atténuation due à la partie résistive de la ligne.

Q31.3.3 Quelle caractéristique doit avoir le câble pour minimiser les problèmes de transmission en sortie de la caméra utilisée dans ce système ? On rappelle l'expression du coefficient de réflexion :

$$\Gamma = \frac{Z_L - Z_c}{Z_L + Z_c} \text{ avec } Z_c \text{ impédance caractéristique de la ligne et } Z_L \text{ impédance de la charge.}$$

Réponse : Le câble doit avoir une impédance caractéristique de 75Ω

Q31.3.4 Donner le rôle de la résistance R10 en justifiant également sa valeur.

Réponse : L'impédance de terminaison doit également avoir une valeur de 75Ω

Q31.3.5 On considère que le câble n'introduit aucune perte.

Quels sont alors les niveaux de tension correspondant au noir et au blanc à l'entrée SIGNAL de la carte de traitement vidéo ? On rappelle l'expression de l'impédance d'entrée d'une ligne

$$\text{chargée pour une ligne sans perte : } Z_E = Z_c \frac{Z_L + j.Z_c \operatorname{tg}(\beta L)}{Z_c + j.Z_L \operatorname{tg}(\beta L)}$$

avec $\beta = \frac{2.\pi}{\lambda}$ (λ est la longueur d'onde) et L est la longueur de la ligne.

Réponse : Lorsque la ligne est adaptée l'impédance vue aux bornes de la sortie est égale à Z_c , ce qui nous permet de considérer que la tension à vide du générateur est divisée par 2.

Le niveau du noir = 0V et celui du blanc = -1V.

Q32 : On propose d'étudier la mise en forme du signal vidéo.

On considère pour les questions suivantes que le signal d'entrée VE a les caractéristiques suivantes :

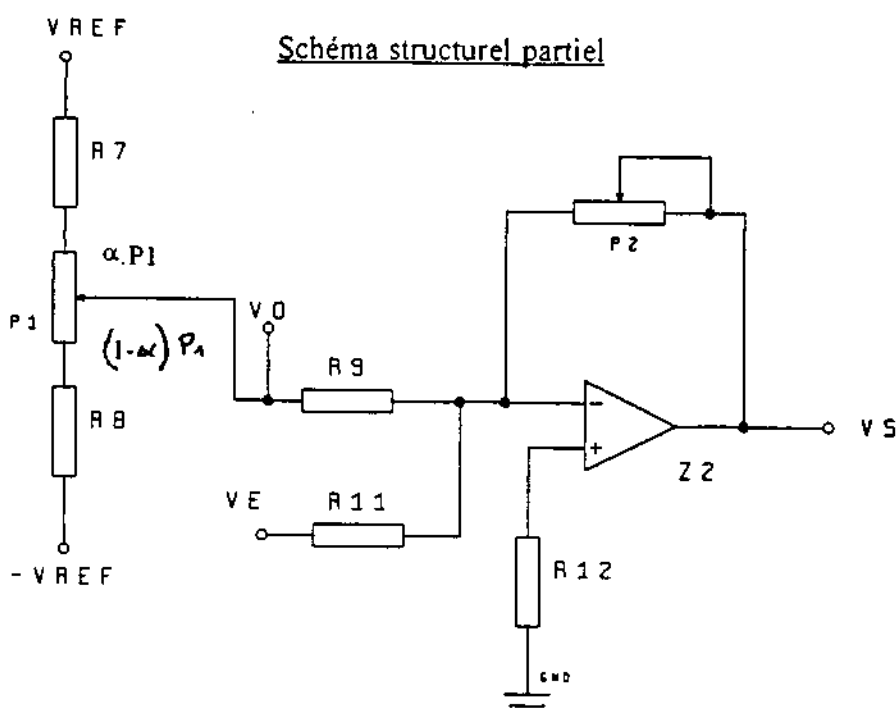
- Niveau du noir 100mV
- Niveau du blanc -900mV

On néglige l'influence des condensateurs C4 et C7.

Pour simplifier les expressions, tout en respectant la nomenclature, on pose $R7 = R8 = R9 = R11 = R$ et $P1 = R/2$.

Etude de la structure basée au tour du circuit Z2

A la sortie de cette structure le niveau du noir sera ramené à 0V et celui du blanc à 1,5V



Q32.1 Quels sont les caractéristiques qui permettent de valider le choix du circuit AD849 ?

Réponse : Faible offset ; Grand Slew Rate de $200V/\mu s$; Grand produit Gain.BP de 700MHz

Q32.2 Quels sont les rôles des potentiomètres P1 et P2 ?

Réponse : P1 ajuste l'offset et P2 l'amplitude du signal.

Q32.3 Déterminer l'expression littérale de VS en fonction de V0, VE, R et P2.

Réponse : $V_s = -\frac{P_2}{R} \cdot (V_E + V_o)$

Q32.4 On décompose le potentiomètre P1 en 2 parties $\alpha \cdot P_1$ et $(1-\alpha) \cdot P_1$ avec α compris entre 0 et 1.

Déterminer l'expression littérale de V_0 en fonction de V_{REF} , R et α .

Réponse : $V_o = \frac{2 \cdot V_{ref} \cdot (1 - 2 \cdot \alpha)}{16 + \alpha - \alpha^2}$

Q32.5 Quelles sont les limites de la tension V_0 ? Préciser les valeurs numériques.

Réponse : $\alpha = 0 \Rightarrow V_o = 0,775V$ et lorsque $\alpha = 1 \Rightarrow V_o = -0,775V$

Q32.6 Quelles sont les valeurs numériques de P_2 et α pour obtenir le signal désiré ?

Réponse : Il faut rattraper l'offset de +100mV en ajustant V_o à -100mV soit $\alpha = 0,565$.

Q33 : Etude de la génération du signal de référence et du convertisseur analogique-numérique.

La structure construite autour de Z4 permet d'élaborer le signal de référence du convertisseur Z5 (AD9048). On se propose de valider la structure mise en œuvre.

Q33.1 Quelle est l'expression littérale de VRB , appliquée à l'entrée RB du circuit Z5, en fonction de la tension $V(+)$, présente sur l'entrée non inverseuse du circuit Z4, de R_{22} et R_{23} ?

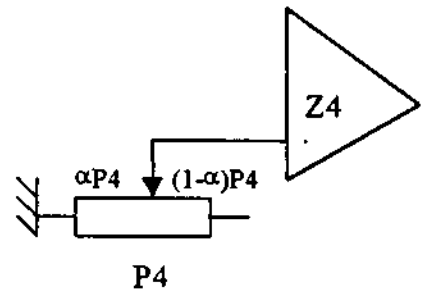
Réponse : $VRB = V(+). (1 + R_{23}/R_{22}) = V(+). 2$

Q33.2 Quelle est la plage d'excursion de la tension VRB ?

Réponse : $-2,4V < VRB < 0V$

Q33.3 A quelle valeur doit-on ajuster α pour obtenir la tension VRB préconisée pour ce convertisseur.

Réponse : $\alpha = V(+)/VZ = 1/1,2 = 0,833$



Q33.4 Quel est le rôle du transistor T1 ?

Réponse : T1 permet d'amplifier le courant de sortie de Z4 et on obtient ainsi un générateur de tension avec une faible impédance de sortie.

Q33.5 Quelle est la puissance dissipée par le transistor ? (On négligera le courant I_B par rapport à I_C)

Réponse : $I_C = I_{R22} + I_{RLAD} = V_{ref}/(R_{22} + R_{23}) + V_{ref}/R_{LAD} = 1mA + 22,2mA = 23,2mA$

$V_{CE} = (5,2 - 2) - R_{25} \cdot I_C - R_{26} \cdot I_C = 2,4576V$ $P = V_{CE} \cdot I_C = 57mW$

Q33.6 Déterminer la valeur de P_3 qui permet d'obtenir le maximum de précision de conversion.

Réponse : Précision maximale lorsque la tension d'entrée couvre la pleine échelle du convertisseur soit : $V_{max} = V_{ref} = -2V$ $P_3 = 6,27 k\Omega$

Q33.7 Quelles sont les caractéristiques du convertisseur qui permettent de valider son choix ?

Réponse : Il s'agit d'un convertisseur Flash donc très rapide $F_{conv_max} = 15 \text{ MHz}$

Q34 : Technologie du circuit de commande.

La gestion de l'acquisition est confiée à un circuit programmable EPM7032 de chez ALTERA.

On demande, pour ce circuit :

- De citer les avantages obtenus dans ce cas d'utilisation.
- De proposer une procédure de mise en œuvre de ce type de circuit.

Réponse : Dans notre cas, les signaux à gérer sont à fréquence relativement élevée et le fait d'utiliser un seul composant réduit les problèmes de parasite et de temps de propagation. Une meilleure densité du circuit imprimé est également intéressante.

Pour la mise au point, on utilise des outils logiciels selon la procédure suivante :

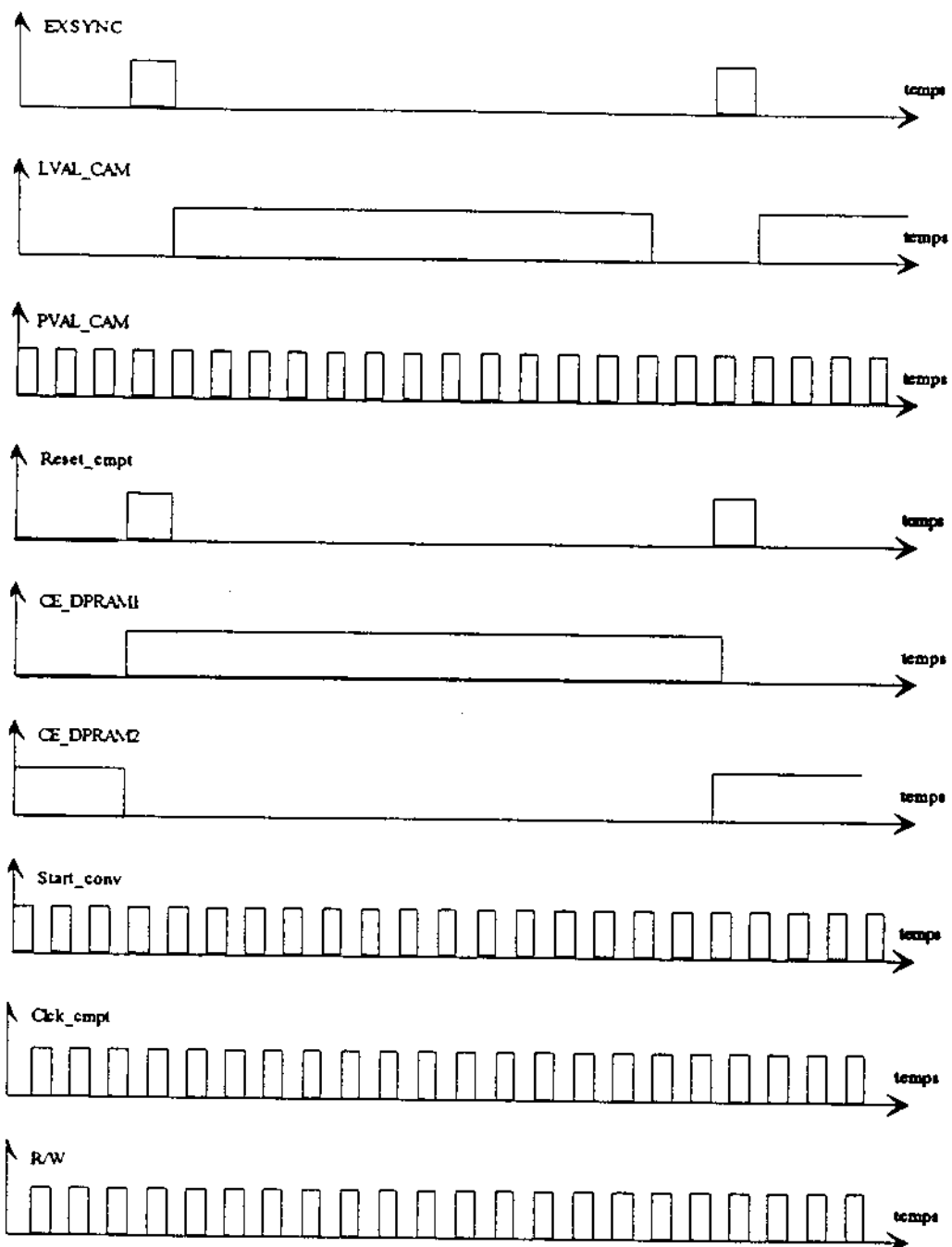
1. Saisie de schéma informatique en utilisant les bibliothèques de fonctions du constructeur et ou utilisation de langage de description comportementale.
2. Simulation du fonctionnement permettant une mise au point aisée
3. Programmation du composant
4. Test du composant en vraie grandeur.

Q35 : Fonctionnement du circuit de commande.

La gestion de l'acquisition est confiée à un circuit programmable EPM7032 de chez ALTERA.

On donne, dans le dossier des documents constructeur le schéma utilisé : Logique interfaçage. On demande de compléter les chronogrammes de fonctionnement.

Réponse :



Q36 : Les mémoires.

Précisez les caractéristiques des circuits Z19 et Z20. On précisera leur capacité en la comparant aux nombres de mesures à effectuer.

Réponse : Ce sont des mémoires RAM à double accès, c'est à dire que l'on dispose de deux bus d'adresses et de données qui permettent d'accéder à la même zone mémoire.

On peut disposer d'un arbitrage par sémaphore.

La capacité de chacun des composants est de 4 koctets ce qui permet de stocker largement dans chaque composant les 2048 octets d'une mesure.

Q37 : Transfert des données vers FS13.

La fonction d'acquisition FS11 produit des informations destinées à être traitées par la fonction FS13. On demande de préciser comment s'effectue cet échange. On précisera notamment le rôle des circuits Z6, Z7, Z8, Z19 et Z20.

Réponse : A chaque nouvelle ligne, le monostable génère une interruption ce qui va avertir l'unité de traitement.

L'échange avec FS13 s'effectue au travers des mémoires à double accès. On dispose de deux mémoires car à chaque ligne numérisée correspond alternativement un des deux circuits, l'autre étant disponible pour la lecture.

C'est Z6 qui :

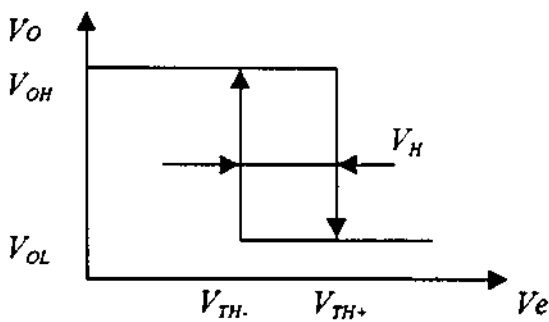
- valide tour à tour les mémoires
- incrémente les adresses pour chaque mesure en incrémentant le compteur Z7
- Donne l'ordre d'écriture en fin de conversion.

Q38 : Temps de conversion.

On demande de valider le choix du convertisseur.

Réponse : Le choix du convertisseur est principalement lié :

- à sa précision qui est de 8 bits
- A sa rapidité, critère primordial, car la durée d'une conversion ne doit pas excéder une durée D égale à la période du signal PV (validation du pixel) dont la fréquence est de 15/2 MHz soit $D=0,13 \mu s$. D'après la documentation constructeur le circuit peut opérer à 15 MHz ce qui est suffisant.



Q41.3 Le courant I_{out} est commandé par le nombre N présent sur les entrées $D0$ à $D7$ (voir document constructeur):

$$I_{out} = \frac{(255 - N) \cdot V_{ref}}{256 \cdot R_{span}} \quad \text{lorsque } D0 = \dots = D7 = 0 \Rightarrow N = 0 \quad \text{et lorsque } D0 = \dots = D7 = 1 \Rightarrow$$

$N = 255$

- Vérifier que l'expression de I_{out} donnée ci-dessus correspond aux explications du constructeur.

Réponse : Voir document constructeur page 12

$$I_{outFS} = 8mA = V_{ref} / R_{span} = 2,56 / 320$$

- $N = 0 \Rightarrow I_{out} = I_{outFS} - 1LSB = 255 I_{outFS} / 256$
- $N = 255 \Rightarrow I_{out} = 0$

$$\text{A partir de ces expressions on obtient } I_{out} = I_{outFS} \cdot \frac{255 - N}{256} = \frac{(255 - N) \cdot V_{ref}}{256 \cdot R_{span}}$$

Q41.4 Déterminer l'expression littérale du seuil de basculement V_{TH} en fonction de V_o , R_{FB} , N , V_{ref} et R_{SPAN} .

$$\text{Réponse : } V_{TH} = \frac{V_{ref} \cdot R_{FB} \cdot \left(\frac{1 + N}{256}\right) + V_o \cdot R_{span}}{R_{span} + R_{FB}}$$

Q41.5 Déterminer, à partir du résultat précédent, l'expression littérale de l'hystérésis $V_H = V_{H+} - V_{H-}$.

$$\text{Réponse : } V_H = \frac{V_{OH} - V_{OL}}{1 + \frac{R_{FB}}{R_{span}}}$$

Q41.6 Application Numérique : Déterminer la valeur numérique de l'hystérésis.

$$\text{Réponse : } V_H = \frac{3,5 - 0,3}{1 + \frac{3,3}{0,32}} = 0,283V$$

Q41.7 Déterminer le nombre N , en décimal et en binaire, à appliquer sur les entrées $D0$ à $D7$ qui permettra de placer le seuil haut V_{TH+} à 50% du niveau du blanc.

Réponse : $N = \frac{256 \cdot (V_{TH} \cdot (R_{span} + R_{FB}) - V_o \cdot R_{span})}{V_{ref} \cdot R_{FB}} - 1$ avec $V_o = V_{oH} = 3,5V$

$V_{TH+} = 0,5 \cdot V_{blanc} = 0,5 \cdot 1,5 = 0,75V$ on obtient $N = 47$ et $N = 00101111$ en binaire

Q41.8 Comment évolue la sortie du comparateur en cas de défaut ?

Réponse : En cas de défaut la sortie détecte un niveau supérieur à celui V_{TH+} programmé, ce qui a pour effet de générer un basculement de la sortie de l'état haut à l'état bas (front descendant).

Q42 : Organisation de la mémoire.

Justifiez le choix retenu pour l'organisation des boîtiers Z9, Z10, Z11 et Z12. On précisera également les informations quelles informations seront mémorisées.

Réponse : Les mémoires FIFO doivent mémoriser les adresses qui correspondent aux trous détectés. Ces adresses, exprimées sur 12 bits nécessitent 2 boîtiers.

La mémorisation de l'adresse (numéro du pixel de la caméra) dans Z12 et Z11 est déclenchée lors de l'apparition d'un défaut.

La mémorisation de l'adresse (numéro du pixel de la caméra) dans Z9 et Z10 est déclenchée lors de la disparition du défaut.

La mémoire contiendra également une indication sur la Ram double port qui contient la mesure à cet instant là puisque le signal DPRAMO issu de la fonction FS11 est mémorisé.

Q43 : Gestion de la mémoire.

Préciser, en indiquant le rôle des fils de contrôle, comment est gérée l'écriture et la lecture des mémoires FIFO.

Réponse : Les mémoires FIFO disposent des fils de contrôle suivants :

RS : reset qui initialise les pointeurs internes (remise à 0). Cette entrée est pilotée par l'unité de traitement FS13.

W : qui autorise l'écriture lors d'un front descendant. Cette entrée est pilotée par le comparateur MAX910 en cas d'apparition ou de disparition de défaut.

XI : relié à la masse cette entrée indique une utilisation simple du FIFO (non chaînée).

FL/AT : entrée de réinitialisation du pointeur de lecture. Cette entrée est pilotée par l'unité de traitement FS13.

R : read qui commande une lecture selon le principe FIFO. Cette entrée est pilotée par l'unité de traitement FS13.

EF : indicateur d'égalité entre le pointeur de lecture et d'écriture qui indique que la fifo est vide. Cette sortie est lue par l'unité de traitement FS13 à travers un PIO 8255 (Z48).

C'est le comparateur qui gère l'écriture des données (adresses de défaut) dans la FIFO et c'est l'unité de traitement FS13 qui en gère la lecture.

5. Etude de FS15 interface ISA (schéma C1124 folio 3, 4 et 5)

La carte de traitement vidéo dispose d'une unité de traitement intégrée construite autour d'un processeur de signal (DSP) TMS320C31. Cette unité de traitement assure la numérisation du signal vidéo et la détection des trous. L'interface utilisateur et la gestion globale est effectuée par un PC pentium. A cet effet, la carte de traitement vidéo est insérée dans un connecteur interne au format ISA du PC.

On se propose dans cette partie d'analyser la fonction FS15 qui permet l'échange des informations entre la carte vidéo et l'unité centrale du PC.

Q51 : Zone d'échange.

Indiquer comment les composants Z21 et Z22 de la carte vidéo (folio 4) permettent d'échanger des informations avec le PC. On précisera le chemin qu'emprunte les données entre le PC et la carte vidéo.

Réponse : Les composants cités sont des mémoires doubles accès dans lesquelles le DSP peut placer ou lire des informations tandis que le PC peut en faire de même de son côté.

Le chemin des données est matérialisé par le bus BUS/SD et les adresses par le bus BUS/SA qui permettent le transfert entre le bus du PC et la mémoire double accès.

Q52 : Contrôle des échanges.

Indiquer les signaux qui assurent la gestion des échanges de la carte vidéo (folio 4) avec le PC.

Réponse : Pour piloter les mémoires doubles accès, on dispose des signaux suivants :

Fonctionnement général : on dispose :

D'une demande d'interruption du PC vers la carte vidéo nommé INT3 qui permet au PC d'avertir la carte vidéo.

D'un signal AC.IT.PC qui permet à la carte vidéo d'acquiescer la demande d'interruption

D'un signal STA/STOP du PC vers la carte vidéo qui permet au PC de générer un signal au niveau du PIO 8255 de la carte comparaison.

Echange avec la ram double accès : on dispose :

D'une demande d'interruption du PC vers la carte vidéo nommé INT3 qui permet au PC d'avertir la carte vidéo.

D'un signal CS-DRAM qui permet au PC d'accéder à la ram

D'un signal CS-SEM qui permet au PC d'accéder à la ram en gérant un sémaphore (indicateur).

D'un signal PC-WR qui permet au PC de choisir le sens des échanges (read/write)

Q53 : Décodage des adresses.

La gestion des signaux de contrôle est réalisée par un circuit programmable de la société ALTERA. Sur le schéma dans le dossier des documents constructeur : Décodage PC, les fonctions représentées sont des fonctions logiques génériques (8DFFE = 8 bascules D avec validation).

On demande à quelle adresse du bus ISA du PC sera validée la sortie ACQ_IT (la sortie du comparateur *compar* est active à l'état bas).

Réponse : adresse 283H

A19	A18	A17	A16	A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0
0	0	0	0	0	0	0	0	0	0	1	0	1	0	0	0	0	0	1	1

6. Etude de la fonction FP1 : utilisation d'un réseau local

L'unité de traitement FP1 est constituée d'un PC Pentium industriel équipé des cartes additionnelles suivantes :

- Une carte réseau Ethernet pour la liaison au réseau local
- Une carte de traitement de signal vidéo (C1124) équipée d'une interface TOR pour report d'alarme.
- Une carte horloge caméra (C1093).

On se propose, dans cette partie d'aborder quelques aspects de la mise en œuvre d'un réseau local au niveau matériel et logiciel.

Q61 : Modèle OSI.

Le modèle OSI (Open System Interconnexion) se charge de normaliser les accès aux différents réseaux informatiques ainsi que du découpage des opérations en couches séparées. Ce découpage des tâches est réalisé en sept couches.

On demande de compléter le tableau suivant en y portant les dénominations des sept couches.

Réponse :

Couche 7	Couche application
Couche 6	Couche présentation
Couche 5	Couche session
Couche 4	Couche transport
Couche 3	Couche réseau
Couche 2	Couche liaison
Couche 1	Couche physique

Q62 : Choix des protocoles.

La norme ethernet ne couvre que les couches basses du modèle OSI. Les couches hautes sont matérialisées par des sous-ensembles logiciels appelés protocoles.

Entre les couches basses normalisées (en général matériel et logiciel intégrés dans la carte réseau par exemple) et les couches de niveau 7, 6 et 5, on trouve les protocoles.

On demande de comparer les protocoles suivant utilisés avec ethernet.

- Netbeui/netbios
- IPX/SPX
- TCP/IP

Choisir le ou les protocoles les plus indiqués dans le cas où le système de gestion de site travaille sous Unix.

Réponse :

- *Netbeui/netbios* : Créé par Microsoft, c'est un protocole de bas niveau de performances, il permet un bon fonctionnement au niveau des réseaux locaux. Il ne permet pas le routage et ne sait gérer que le nom des ordinateurs ainsi que les ressources partagés.
- *IPX/SPX* : Créé par Netware pour les réseaux Novell, il représente un protocole très intéressant puisque qu'il permet l'interconnexion d'un réseau mondiale sous la forme d'une base de donnée unique appelée NDS, mais il ne garantie pas l'hétérogénéité qu'offre TCP/IP. On peut créer des sous-reseaux de numéro différent.
- *TCP/IP* : Née en 1980 et crée par la défense Américaine, TCP/IP présente la particularité d'avoir une architecture en 3 couches : Transport, Routage, liaison. Son protocole n'est pas conforme au normes recommandé par l'OSI mais les fonctionnalités sont proches. En fait il se substitue au modèle OSI en proposant des fonctionnalités similaires :
 - mise en forme, transport et routage des paquets de données
 - fonction accessible à l'utilisateur (émulation, transfert de fichiers ...)
 - De plus TCP/IP s'emploie pour accéder à Internet.

Le choix du protocole doit inclure TCP/IP car c'est le protocole intégré à Unix. Si des machines travaillant sous d'autres systèmes sont incluses, on choisira NETBEUI pour Microsoft et IPX/SPX pour Novell

Q63 : Ethernet et accès au réseau.

Le réseau ethernet, pour accéder au support de transmission, utilise une méthode probabiliste appelé CSMA/CD. Expliquer ces termes.

Réponse : Le réseau ethernet est un réseau probabiliste car la méthode d'accès au support est aléatoire.

La méthode utilisée consiste à laisser les stations entrer en compétition. Elles effectuent des accès à la voie de leur propre initiative, et les conflits résultants d'accès simultanés doivent être détectés et résolus. Cette gestion par compétition met en oeuvre 2 composantes :

CSMA : La méthode CSMA (carrier sense multiple acces) consiste à émettre si et seulement si la voie est libre. On a alors collision si plusieurs stations, ayant détectée la voie libre, émettent en même temps.

CD : La méthode (collision detection) qui consiste à saisir le signal véhiculé sur la voie et à le comparer avec le signal émis, permet de détecter les collisions.

Q64 : Câblage ethernet 10BaseT.

Le câblage utilisé est le 10BaseT. On demande :

- D'expliquer ce que veut dire 10BaseT
- De préciser les éléments passifs et actifs nécessaires à un petit réseau d'une dizaine de postes.

Réponse :

10BaseT : 10 Mbits de débit; B en bande de base; T (twisted, torsadée, ten) 100 mètres entre deux nœuds.

Pour le câblage passif, on utilise des cordons à paires torsadées munis de connecteur RJ45.

Pour le câblage actif, on utilise des répéteurs appelés HUB.

On dispose d'une topologie physique en étoile apparente.

7. Etude de la fonction FP1 : Dimensionnement des transferts de données

Afin de justifier l'existant, nous allons procéder à quelques calculs de dimensionnement des transferts de données.

Q71 On suppose que l'horloge de la caméra CCD est de 4 MHz. Quelle est la période de transfert d'un pixel ? Considérant qu'un pixel est codé sur 8 bits, en déduire le taux de transfert des données (en octets/s).

Réponse :

D'après la documentation constructeur de la caméra CCD, on peut constater qu'un pixel est transmis toutes les deux périodes d'horloge, donc toutes les 500ns.

Ce pixel étant converti sous format 8 bits, un octet sera donc transmis toutes les 500ns. Le taux de transfert est donc de 2 000 000 octets/s, soit près de 2Mo/s.

Q72 Par quel bus est relié la carte d'acquisition vidéo au PC ? Quel est le format de ce bus en nombre de bits ? Quel est son débit maximum ?

Réponse :

D'après le schéma CARTE. TMS.TROUS, folio 5/10, on voit que cette carte est reliée au bus du PC par les connecteurs PCI et PC2, c'est-à-dire que l'on connecte les adresses A0-A23 et les données D0-D15. Nous sommes donc en présence du bus ISA 16 bits dont le débit est de 8 Mo/s.

Q73 En rappelant les éléments précédents, justifier le fait que les données vidéos sont traités en local par le processeur DSP sur la carte vidéo.

Réponse :

Nous devons transférer 2 000 000 octets/s et nous disposons d'un bus dont le débit maximal est de 8 Mo/s, le bus ISA serait donc suffisant. La configuration 'traitement local avec DSP' n'est pas indispensable, elle est cependant beaucoup plus confortable et intéressante. En effets tous les calculs sont réalisés par le DSP, seuls les résultats sont envoyés au processeur central du PC. Celui-ci est donc déchargée de nombreuses tâches, et le bus ISA n'est pas « monopolisée » par le transfert des images.

Q74 Supposons une option permettant de stocker tous les pixels d'une bande de 10m de long défilant à la vitesse de 50m/min. Donner la taille du fichier résultant.

Réponse :

Nous avons besoin de savoir le nombre de lignes de 2048 pixels qui sont contenus dans une bande de 10m défilant à la vitesse de 50 m/min.

Un pixel est transmis toutes les 500 ns, 2048 pixels seront donc transmis en 1024 μ s.

La bande défile à la vitesse de 50 m/min, c'est-à-dire 83,3 cm/s.

Une simple règle de trois va nous dire quelle est la zone de balayage en largeur des 2048 pixels :

$$\begin{array}{lcl} 50/60 \text{ m} & \rightarrow & 1 \text{ s} \\ x & \rightarrow & 1024 \mu\text{s} \end{array}$$

$$x = 50/60 \cdot 1024 \cdot 10^{-6} = 853 \mu\text{m}$$

Sur 10 m, nous aurons donc :

$$\frac{10}{853 \cdot 10^{-6}} = 11\,719 \text{ lignes de } 2048 \text{ pixels}$$

Un pixel étant converti en 8 bits, nous aurons donc :

$$11\,719 \cdot 2048 = 24\,000\,512 \text{ octets}$$

Soit près de 23 Mo pour la zone considérée.

Q75 Proposer une méthode de compression pour stocker ce fichier.

Réponse :

Une méthode simple serait par exemple de ne stocker que les zones présentant des imperfections, en indiquant leurs coordonnées dans le fichier.

```
Struct zone {
    int x ;
    int y ;
    int taille ;
}
```