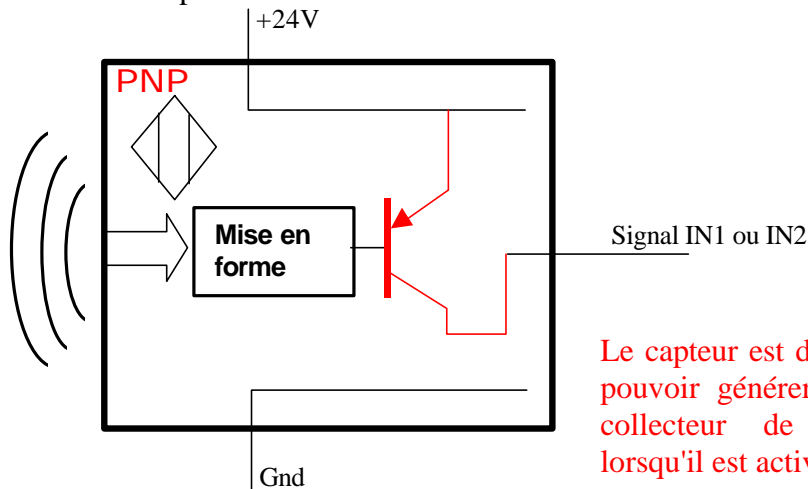


# DOCUMENT CORRIGE Dossier D

## Question D1.1

➤ Etage de sortie des capteurs inductifs :



Le capteur est de type PNP pour pouvoir générer du 24V sur le collecteur de son transistor lorsqu'il est activé

## Question D1.2

➤ Référence capteurs inductifs :

87dents à  $21,4 \text{tr.min}^{-1}$  d'où  $F=31\text{Hz}$  domaine de fonctionnement  $> 6\text{mm}$  Alim 24continu

or capteur PNP Normalement Ouvert ➔ XS4-P18NA340

## Question D1.3

➤ Représentations littérales structurées du fonctionnement des LEDs **Speed** et **Stop**.

### LED Speed

Début

TANT QUE Tension 24V présente REPETER

SI Dépassement vitesse programmée

ALORS LED **Speed** éteinte

SINON LED **Speed** allumée

SI Vitesse inférieure de 10% à vitesse programmée

ALORS LED **Speed** allumée

SINON LED **Speed** éteinte

Fin

### LED Stop

Début

TANT QUE Tension 24V présente REPETER

SI Détection impulsion sur une entrée

ALORS

REPETER

LED **Stop** éteinte

JUSQU'À Temps depuis dernier front  $>$  à 0,8s

SINON LED **Stop** allumée

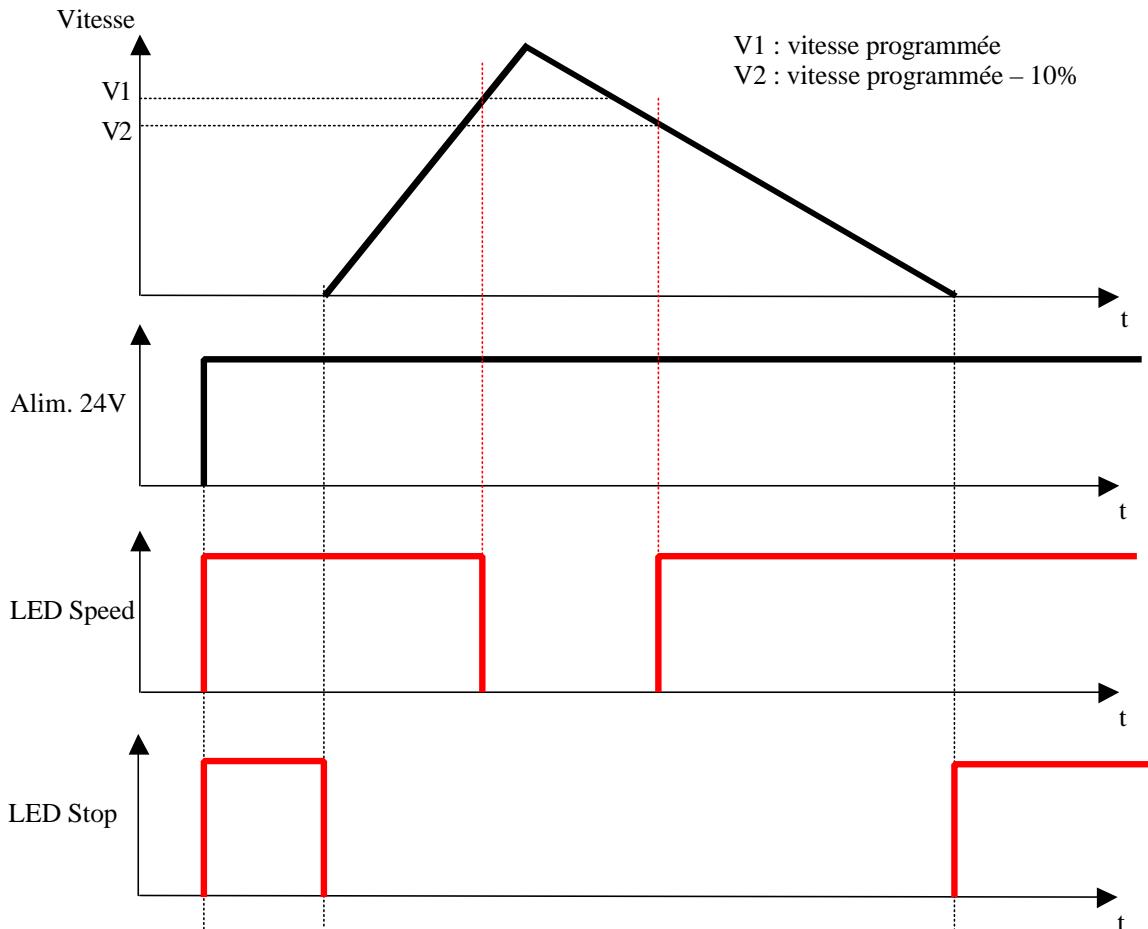
LED **Stop** allumée

Fin

## DOCUMENT CORRIGE Dossier D

### Question D1.4

➤ Chronogramme LED Speed et LED Stop



### Question D1.5

➤ Nature des informations **Fréquence** et **Coefficient**

Les informations Fréquence et Coefficient sont représentées par des mots binaires de quatre bits. Elles sont donc de nature numérique.

### Question D1.6

➤ Programmation des mots Fréquence et Coefficient

Fréquence nominale des signaux IN1 et IN2=31Hz (cf question Q1.2)

$F=0001_2$  et  $C=0010_2$  ou en décimal  $F=01$  et  $C=02$  ➔ 30% de 112Hz soit 33,6Hz

### Question D1.7

➤ Vitesse réelle du treuil lors de la détection de survitesse

$F_{limite}=33,6\text{Hz}$  sur 87dents ➔  $23,17\text{tr}\cdot\text{min}^{-1}$  soit une survitesse de  $1,77\text{tr}\cdot\text{min}^{-1}$  ou 8,3% ce qui est inférieur aux 10% tolérés (Question D1.6).

### Question D1.8

➤ Signal DEF de détection de défaillance des capteurs du PDZ

Il doit toujours y avoir un de deux capteurs actif. ➔ Si  $IN1=0$  et  $IN2=0$  au même instant ➔ Défaut

D'où  $DEF=\overline{IN1} \cdot \overline{IN2}$

## DOCUMENT CORRIGE Dossier D

### Question D2.1

➤Justification du choix de l'alimentation 24V continu.

Le transformateur interne d'alimentation du bloc logique de sécurité implique une source alternative. Cependant des shunts amovibles –entre primaire et secondaire (cf. DT D2)- permettent lorsqu'ils sont utilisés d'alimenter directement le pont de diodes en tension continue. Dans ce cas, seul deux des quatre diodes du pont sont passantes et autorisent donc également le fonctionnement en tension continue.

### Question D2.2

➤Conséquence d'un défaut d'isolation du contact  $\overline{AU}$  sur le bloc logique de sécurité.

Le défaut d'isolement à la masse, au niveau du contact  $\overline{AU}$ , provoque un court-circuit de l'alim. du bloc et donc un défaut interdisant toute activité du DIGISTART (K1 et K2 sont désalimentés).

### Question D2.3

➤Conséquence d'un défaut d'isolation du contact  $\overline{AU}$  sur l'entrée RUN du DIGISTART.

Le défaut d'isolement au niveau du contact  $\overline{AU}$  sur l'entrée RUN du DIGISTART ne provoque aucun court-circuit. Le défaut n'est même pas détecté, le moteur ne sera donc pas arrêté.  $\overline{AU}$ . Ainsi le bloc logique assure en particulier la détection de court-circuit sur le contact  $\overline{AU}$ .

### Question D2.4

➤Equation de K3.

$$K1 = \overline{AU} \cdot (K1 + K3)$$

$$K2 = \overline{AU} \cdot (K2 + K3)$$

$$K3 = \text{Val} \cdot \overline{R4} \cdot \overline{R5} \cdot \overline{K1} \cdot \overline{K2}$$

D'où

$$K3 = \text{Val} \cdot \overline{R4} \cdot \overline{R5} \cdot \overline{\overline{AU} \cdot (K1 + K3)} \cdot \overline{\overline{AU} \cdot (K2 + K3)}$$

$$K3 = \text{Val} \cdot \overline{R4} \cdot \overline{R5} \cdot [AU + (\overline{K1} \cdot \overline{K3})] \cdot [AU + (\overline{K2} \cdot \overline{K3})]$$

$$K3 = \text{Val} \cdot \overline{R4} \cdot \overline{R5} \cdot [AU + AU \cdot \overline{K1} \cdot \overline{K3} + AU \cdot \overline{K2} \cdot \overline{K3} + \overline{K1} \cdot \overline{K2} \cdot \overline{K3}]$$

$$K3 = \text{Val} \cdot \overline{R4} \cdot \overline{R5} \cdot [AU + \overline{K1} \cdot \overline{K2} \cdot \overline{K3}]$$

Ainsi

$$T = \text{Val} \cdot \overline{R4} \cdot \overline{R5}$$

### Question D2.5

➤Condition d'activité du relais K3.

K3 est actionné de manière fugitive lors du réarmement du bloc de sécurité par le BP VAL. C'est K3 qui entraîne l'auto-alimentation des relais K1 et K2.

### Question D2.6

➤Condition de réarmement du bloc logique de sécurité.

Le réarmement du bloc a lieu si :

1. Appui sur le BP VAL
2. Les relais de commande **R4** et **R5** sont désactivés
3. Les trois relais **K1**, **K2** et **K3** sont désactivés OU un Arrêt d'urgence **AU**

# DOCUMENT CORRIGE Dossier D

## Question D2.7

➤ Fonction des relais K1, K2 et K3 en terme de redondance et d'auto-contrôle.

Les relais K1 et K2 sont câblés en parallèle, de plus, leur contact sont connecté en série pour commander de R4 et R5. Ces deux relais assurent donc la redondance du bloc logique de sécurité.

Le relais K3 n'est actionné que lors de la validation (équation de K3) et uniquement si K1 et K2 ne sont pas collé. K3 assure le contrôle de K1 et K2 et donc l'auto-contrôle du bloc logique de sécurité.

## Question D2.8

➤ conséquence du collage de K1, chronogramme.

Si K1 reste collé, K3 ne pourra être activé et par suite K1 et K2.

Chronogramme :

